

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

特開平7-312405

(13)公開日 平成7年(1995)11月26日

(51)Int.CI.	類別記号	内審査査査号	F.I.	提出書類
HO1L 22/50		3		
21/60	311	0 6918-08		
21/221				
23/18		A 8617-08		
		2 8617-08		

審査請求 未請求 請求項の範囲OL (全5頁) 通説頁に限く

(11)出願番号	特願平6-102369	(11)出願人	000005108 株式会社日立製作所 東京都千代田区麹町取引町四丁目6番地
(12)出願日	平成6年(1994)5月17日	(12)出願人	000233169 株式会社日立マイコンシステム 東京都小平市上木本町5丁目22番1号
		(13)発明者	金本 光一 東京都小平市上木本町5丁目22番1号 株式会社日立製作所半導体事業部内
		(13)発明者	西田 陸文 東京都小平市上木本町5丁目22番1号 株式会社日立マイコンシステム内
		(14)代理人	齊藤士 佐田 政吉

通説頁に限く

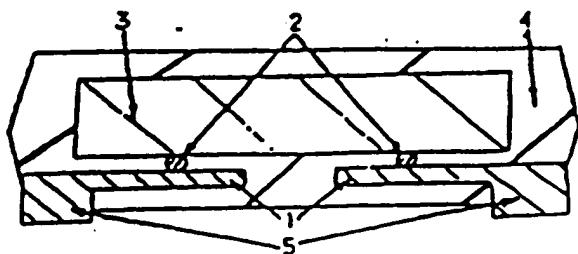
(54)【発明の名前】半導体装置

(57)【要約】

(目的) 半導体装置の基板実装における実装強度を向上すること。

(構成) 半導体チップとそれに電気的に接続された内部リードを接着で封止した半導体装置であって、前記半導体装置の封止部の底面もしくは、上部から内部リードの一端を露出させる。

図1



〔特許請求の範囲〕

〔請求項1〕 キズナチップとそれに電気的に接続された内部リードを組合せて封止したキズナ部品であって、内記キズナ部品の封止部断面の底面もしくは、上面から内部リードの一端を突出させることを目的とするキズナ部品。

〔請求項2〕 内記キズナチップと内部リードとはパンプを介して反応剤を用いて反応することを目的とするキズナ部品。

〔請求項3〕 キズナチップとそれに電気的に接続された内部リードを組合せて封止して最もキズナ部品であるて、封止部はの一部断面に、それぞれのリードの底面の一部がレジンにより埋め込まれ、その埋め込まれたりード底面がキズナチップとの電気的接続をなし、それぞれリードの底面がレジンから露出し、その露出した底面が内部リードをなしていることを目的とするキズナ部品。

〔発明の実質的な説明〕

〔0001〕

〔発明上の利用分野〕 本発明は、キズナ部品に適用して実用的な技術にはするものである。

〔0002〕

〔技術的の概要〕 従来のキズナ部品には、一定に内部リードとキズナチップをワイヤで接続したものとパンプで接続するものがあり、それら内部リードはとともにキズナ部品の封止部断面の底面から突出した構造を有つ。

〔0003〕

〔発明が解決しようとする課題〕 本発明を、上記技術を改められた結果、以下の問題点を見いだした。

〔0004〕 既存のキズナ部品は底面を接続したシステム部品等のダブルサイジングにおいて、キズナ部品を形成する基板のサイズを縮小する必要がでててきた。このため、キズナ部品のサイズを縮小する事で底面の実用面を上げて基板サイズを縮小してきた。

〔0005〕 このキズナ部品の縮小は、主にキズナチップの縮小によりなされたものであり、内部リードはその縮小の対象となつていなかつた。

〔0006〕 このため、基板上のキズナ部品の内部リードが縮小部品に対して縮小部品に力を与えていないのが缺點である。

〔0007〕 したがって、既存のキズナ部品における内部リードは、一概にキズナ部品の封止部断面の底面から突出した構造を有していることから、その封止部断面の底面から突出した内部リードの分だけ基板面を底面にとり、基板底面における実用面が悪いといふは専念がもつた。

〔0008〕 本発明の目的は、キズナ部品の基板底面に与ける実用面を向上することが可能か日本と日本であることにある。

〔0009〕 本発明の前記ならびにその他の目的と効果は、

内記部品は、本発明の2と及び内部リードによって明らかになるであろう。

〔0010〕

〔封止部封止用の手段〕 本発明において封止される内記部品のうち、内記の内記の底面を内記に内記する手段のとおりである。

〔0011〕 キズナチップとそれに電気的に接続された内部リードを組合せて封止したキズナ部品であって、内記キズナ部品の封止部断面の底面もしくは、上面から内部リードの一端を突出させる。

〔0012〕

〔作用〕 上記した手段によれば、キズナチップとそれに電気的に接続された内部リードを組合せて封止したキズナ部品であって、内記キズナ部品の封止部断面の底面もしくは、上面から内部リードの一端を突出させることにより、キズナ部品の封止部断面の底面もしくは内記内に内部リードが位置り、反応の内部リードの突出によって充分にとられていた反応面を確保するので、キズナ部品の基板底面に与ける実用面を向上することが可能となる。

〔0013〕 以下、本発明の構成について、次第にとともに説明する。

〔0014〕 なお、実用性を説明するための主圖において、同一部品を示すものは同一符号を附け、その通りの説明は省略する。

〔0015〕

〔実施例〕 図1は、本発明の実施例であるキズナ部品の構造を説明するためのものである。

〔0016〕 図1に示した本実施例のキズナ部品は基板を有して、図2に左方示す封止部から図3に右方示す封止部、図4に左方示す封止部から図5に右方示す封止部、図6に左方示す封止部から図7に右方示す封止部をそれぞれ示す。

〔0017〕 図1～図4において、1は内部リード部分、2はパンプ、3はチップ、4は封止部封止部、5は内部リード部分をそれぞれ示す。

〔0018〕 本実施例のキズナ部品は、図1に示すように、リードに底面が埋められており、内部リードとして構成する内部リード部分1と内部リードとして構成する内部リード部分5とからなる。

〔0019〕 このリードの底面は、リードの内部リード部分1をハーフエッチャしたり、リードを底面に2枚はりをかけて切断することによって形成される。

〔0020〕 封止部封止部内においては、内部リード部分1上に露出された、内側にキズナよりなるパンプ2が設けられ、そのパンプ2を介してキズナチップ3と電気的に接続されている。なお、このときの内部リード部分1とキズナチップ3を電気的に接続する手段として、キズナチップ3側にあらかじめ打けたパンプであつてしまい、また、ワイヤを用いてよい。

〔0021〕 そして、図2～図4に示した封止部封止部4から突出した内部リード部分5は、基板5に接する底面

それも。

〔0022〕これにより、交叉、断面封止部の断面部から突出していたカギリードの分だけ、又はスペースを切り取るなり、他の部品等の実体に取り付けてたりすることが可能となる。

〔0023〕次に、図5を用いて、本実用例の半導体部品のリードフレームについて説明する。

〔0024〕図5において、3Aは大きめの半導体チップ、3Bは小さめの半導体チップ、2Aは大きめの半導体チップと内部リード部分を組合せるパンプ、2Bは大きめの半導体チップと内部リード部分を組合せるパンプをそれぞれ示す。

〔0025〕図5に示すように、本実用例の半導体部品のリードフレームの構成は、フレームの中心附近から内部リードが斜め上に広がっている。

〔0026〕これにより、比較で示した異なるサイズの半導体チップである大きめの半導体チップ3Aを配置する場合でも、小さめの半導体チップ3Bを配置する場合でも、各半導体チップ3A、3Bのパッド位置を内部リード1上の複数位置部に変更し、その位置にパンプ2A、2Bを設けることで半導体チップ3A、3Bと内部リード部分1とを組合せる。このパンプ配置による内部リードと半導体チップとの実質的な接続はワイヤ接続では得られない実用的な手段である。

〔0027〕丁なわち、本実用例のリードフレーム一つで多種の半導体チップを適用できる。

〔0028〕次に、本実用例の他の実用例を図6と図7に示す。

〔0029〕図6に示す半導体部品の構成は、前述の図1に示した半導体部品の内部リード部分1と外部リード部分の接続をなくしたものであり、内部リードと外部リードを実現化したリードを設けてある。丁なわち、本実用例によれば、リードの位置のはば2/3がレジンにより埋め込まれ、その埋め込まれたリード一端面(上面)が半導体チップとの実質的な接続をなし、一方、リードの位置のはば1/3がレジンから露出、その露出した端面は実際基板への接続端子、つまりカギリードとなる。

〔0030〕これにより、実用例における基板と外部リードの接続部分の位置を異様でるとともに、角部化パッケージが可能となる。リードフレームに接続をつりなくしてもよくなる。

〔0031〕図7に示す半導体部品の構成は、前述の図1に示した半導体部品の半導体チップ3上に位置用フィン5を設け、半導体チップから見せられる側を凸にしてやるものである。

〔0032〕なお、本実用例は長方形型の半導体部品をそれぞれ取り上げたが正方型の半導体部品についても

可能である。

〔0033〕また、本実用例のCOL(CHIP ON LEAD)構造の半導体部品は、底面からカギリードを突出させた形を取り上げたが、LOC(LEAD ON CHIP)構造等の半導体部品においては、上面からカギリードを突出させる。

〔0034〕したがって、半導体チップとそれに密着的に接続された内部リードを斜めで封止した半導体部品であって、底面半導体部品の封止部周囲の底面もしくは、

〔1〕上面から内部リードの一端を突出させることにより、半導体部品の封止部周囲のあらわる底面内に外部リードが組み入り、交叉の外部リードの突出によって余分とされていた実用部は縮小できるので、半導体部品の基板実体における実用部を向上することが可能となる。

〔0035〕以上、本実用例によってなされた発明を、前記実用例に基づき実質的に改明したが、本実用例は、前記実用例に限定されるものではなく、その要旨を達成しない範囲においても、又是可としてあることは明である。

〔2〕〔0036〕

〔発明の効果〕本邦において表示される発明のうち代表的なものによって示される効果を簡単に改明すれば、下記のとおりである。

〔0037〕半導体チップとそれに密着的に接続された内部リードを斜めで封止した半導体部品であって、底面半導体部品の封止部周囲の底面もしくは、上面から内部リードの一端を突出させることにより、半導体部品の封止部周囲のあらわる底面内に外部リードが組み入り、交叉の外部リードの突出によって余分とされていた実用部は縮小できるので、半導体部品の基板実体における実用部を向上することが可能となる。

〔図面の筋屈な改明〕

〔図1〕本実用例の実用例である半導体部品の構造を改明するための図である。

〔図2〕本実用例の半導体部品の断面図である。

〔図3〕本実用例の半導体部品の断面図である。

〔図4〕本実用例の半導体部品の底面から見た断面図である。

〔図5〕本実用例の半導体部品におけるリードフレームの構造を改明するための図である。

〔図6〕本実用例の他の実用例である半導体部品の構造を改明するための図である。

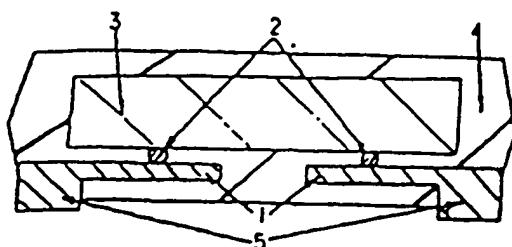
〔図7〕本実用例の他の実用例である半導体部品の構造を改明するための図である。

〔内号の改明〕

1…内部リード部分、2…パンプ、3…チップ、4…封止部、5…外部リード部分、6…ねじ用フィン。

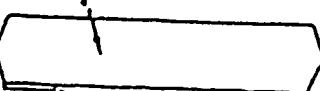
(図1)

図1



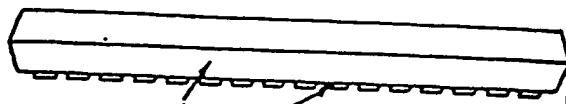
(図2)

図2



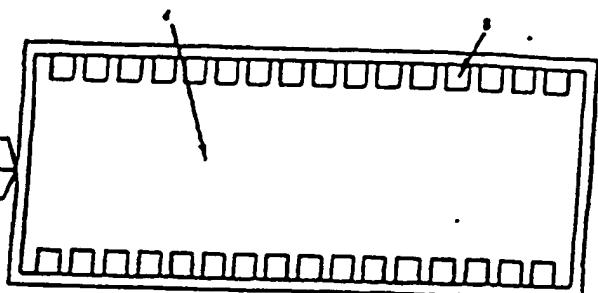
(図3)

図3



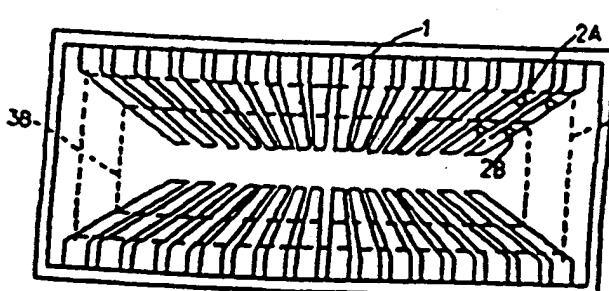
(図4)

図4



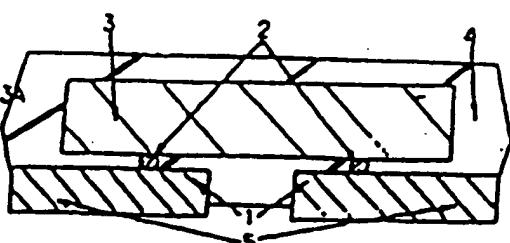
(図5)

図5



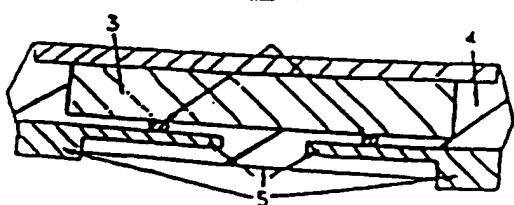
(図6)

図6



(図7)

図7



フロントページの記述

(51)登記番号

登記記号 延内監取番号

F 1

2001.21/22

技術監査室

(72)免役者 内容

東京都小平市上木本町5丁目20番1号
株式会社日立製作所半導体事業部内

[TITLE OF THE INVENTION]

Semiconductor Device

5

[CLAIMS]

1. A semiconductor device including a semiconductor chip, inner leads electrically connected to the semiconductor chip, and a resin encapsulate adapted to encapsulate the semiconductor chip and the inner leads, wherein each of the inner leads is partially protruded from a lower surface or an upper surface of the resin encapsulate.
- 15 2. The semiconductor device in accordance with claim 1, wherein the inner leads are electrically connected to the semiconductor chip by bumps, respectively.
- 20 3. A semiconductor device including a semiconductor chip, a plurality of inner leads electrically connected to the semiconductor chip, and a resin encapsulate adapted to encapsulate the semiconductor chip and the inner leads, wherein each of the inner leads is encapsulated at a portion of the thickness thereof while being exposed at the 25 remaining portion thereof in such a fashion that it has an

5 encapsulated main lead surface serving as an electrical connection to the semiconductor chip, and an exposed main lead surface positioned opposite to the encapsulated main lead surface, the exposed main lead surface serving as an outer lead.

[DETAILED DESCRIPTION OF THE INVENTION]

[FIELD OF THE INVENTION]

10 The present invention relates to a technique effective if applied to semiconductor devices.

[DESCRIPTION OF THE PRIOR ART]

15 In conventional semiconductor devices, a semiconductor chip is typically connected with inner leads by means of wires or bumps. Such a semiconductor device has a structure in which outer leads are laterally protruded from an encapsulate.

[SUBJECT MATTERS TO BE SOLVED BY THE INVENTION]

20 After reviewing the prior art, the inventors have found the following problems. A down-sizing of recent system appliances using semiconductor devices has resulted in a requirement to reduce the size of circuit boards on which semiconductor devices are mounted. To this end, 25 attempts to reduce the size of semiconductor devices have

been made in order to achieve an improvement in the mounting efficiency of circuit boards resulting in a reduction in the size of those circuit boards.

5 In most cases, such a reduction in the size of semiconductor devices have been achieved by reducing the size of semiconductor chips. For such a reduction in the size of semiconductor devices, outer leads have not been the subject of interest. That is, there has been no attempt to reduce the area occupied by outer leads of a 10 semiconductor device on a circuit board. Since conventional semiconductor devices have a structure in which outer leads are laterally protruded from a resin encapsulate, they have a mounting area increased by the area of the outer leads laterally protruded from the resin encapsulate. As a result, the conventional semiconductor devices involve a problem in that the mounting efficiency 15 thereof on a circuit board is degraded.

An object of the invention is to provide a technique capable of improving the mounting efficiency of a 20 semiconductor device on a circuit board.

Other objects and novel features of the present invention will become more apparent after a reading of the following detailed description when taken in conjunction with the drawings.

25

[MEANS FOR SOLVING THE SUBJECT MATTERS]

A representative of inventions disclosed in this application will now be summarized in brief.

30 In a semiconductor device in which a semiconductor chip and inner leads electrically connected to the semiconductor chip are encapsulated by resin, each of the

inner leads is partially protruded from a lower surface or an upper surface of the resin encapsulate.

5 For a semiconductor device in which a semiconductor chip and inner leads electrically connected to the semiconductor chip are encapsulated by resin, the present invention can improve the mounting efficiency of the semiconductor device on a circuit board by protruding a portion of each inner lead from the lower or upper surface of the resin encapsulate in such a fashion that the outer leads of the semiconductor device are received in an area occupied by the resin encapsulate, thereby reducing the mounting area of the outer leads by the area of outer leads laterally protruded from a resin encapsulate in the case of conventional semiconductor devices.

10 15 Now, the present invention will be described in detail in conjunction with embodiments thereof.

15 20 In the drawings associated with the embodiments, elements having the same function are denoted by the same reference numeral, and repeated description thereof will be omitted.

[EMBODIMENTS]

Fig. 1 is a view illustrating a semiconductor device having a structure according to an embodiment of the 25 present invention. The semiconductor device according to the embodiment of the present invention shown in Fig. 1 has a rectangular structure. Fig. 2 is a side view of the semiconductor device when viewed at the shorter side of the rectangular structure. Fig. 3 is a side view of the 30 semiconductor device when viewed at the longer side of the rectangular structure. Fig. 4 is a plan view of the semiconductor device when viewed at the bottom.

In Figs. 1 to 4, the reference numeral 1 denotes

inner lead portions, 2 bumps, 3 a chip, 4 a resin encapsulate, and 5 outer lead portions, respectively.

As shown in Fig. 1, the semiconductor device of the present embodiment includes leads having a stepped lead structure. Each lead has an inner lead portion 1 serving as an inner lead, and an outer lead portion 5 serving as an outer lead.

The stepped lead structure can be obtained by half-etching the inner lead portions 1 of the leads. 10 Alternatively, the stepped lead structure may be obtained by bonding two lead sheets to each other in such a fashion that they define a step therebetween, and then cutting the bonded lead sheets.

Within the resin encapsulate 4, bumps 2, which may be 15 made of, for example, solder, are provided on the inner lead portions 1, respectively. Through these bumps 2, the inner lead portions are electrically connected to the semiconductor chip 3. Bumps previously provided at the semiconductor chip 3 may also be used as means for 20 electrically connecting the inner lead portions 1 to the semiconductor chip 3. Alternatively, wires may be used.

As shown in Figs. 2 to 4, the outer lead portions 5, which are protruded from the resin encapsulate 4, are mounted on a circuit board or the like while being in 25 surface contact with the circuit board. Accordingly, it is

possible to reduce the mounting space of the semiconductor device by the area of outer leads laterally protruded from a resin encapsulate in the case of conventional semiconductor devices. Otherwise, this area may be used to 5 mount other elements.

Now, a lead frame included in the semiconductor device according to the present embodiment will be described in conjunction with Fig. 5.

In Fig. 5, the reference numeral 3A denotes a larger 10 semiconductor chip, 3B a smaller semiconductor chip, 2A bumps for coupling inner leads to the larger semiconductor chip, and 2B bumps for coupling the inner leads to the smaller semiconductor chip, respectively.

As shown in Fig. 5, the lead frame of the 15 semiconductor device according to the present embodiment has a structure in which inner leads extend radially around an area near the center of the lead frame. Accordingly, any one of the semiconductor chips having different sizes, that is, the larger semiconductor chip 3A and smaller 20 semiconductor chip 3B indicated by phantom lines, can be connected with the inner lead portions 1 by shifting each pad position of the semiconductor chip 3A or 3B to a position where the semiconductor chip 3A or 3B can be connected to the inner leads 1, and providing a bump 2A or 25 2B at the shifted position. The electrical connection

between the inner leads and the semiconductor chip obtained by use of bumps as mentioned above provides an useful effect which cannot be expected in the case using wire connection. That is, one lead frame, which is configured 5 in accordance with the present embodiment, can be applied to a variety of semiconductor chips.

Referring to Figs. 6 and 7, other embodiments of the present invention are illustrated, respectively.

In a semiconductor device according to the embodiment 10 of Fig. 6, there is no step between the inner and outer lead portions 1 and 5 of each lead, as compared to the semiconductor device of Fig. 1. In this case, the semiconductor device includes leads each serving as both the inner and outer leads. In accordance with this 15 embodiment, about 2/3 of the thickness of each lead is encapsulated by resin. One main surface of each lead, namely, the encapsulated main surface (upper surface), serves as an electrical connection to the semiconductor chip. About 1/3 of the thickness of each lead is exposed 20 from the resin. The other main surface of each lead, namely, the exposed main surface, serves as a connection terminal to a mounting circuit board, for example, an outer lead.

In accordance with such a structure, it is possible 25 to secure the area, where the outer leads can be connected

to the circuit board, upon the mounting of the semiconductor device. Furthermore, a thin package can be produced. In accordance with this embodiment, it is also unnecessary to provide a stepped lead structure for the lead frame.

5 In a semiconductor device according to the embodiment of Fig. 7, radiation fins 6 are provided on the semiconductor chip 3 shown in Fig. 1 in order to radiate heat generated from the semiconductor chip 3.

10 Although the above embodiments have been described as being applied to rectangular semiconductor devices, they may also be applied to square semiconductor devices. Also, the above embodiments have been described as being applied to a semiconductor device having a COL (Chip On Lead) structure to protrude outer leads thereof from the lower surface of the encapsulate. In the case of a semiconductor device having an LOC (Lead On Chip) structure, outer leads thereof are protruded from the upper surface of the encapsulate.

15 20 For a semiconductor device in which a semiconductor chip and inner leads electrically connected to the semiconductor chip are encapsulated by resin, the present invention can improve the mounting efficiency of the semiconductor device on a circuit board by protruding a portion of each inner lead from the lower or upper surface

of the resin encapsulate in such a fashion that the outer leads of the semiconductor device are received in an area occupied by the resin encapsulate, thereby reducing the mounting area of the outer leads by the area of outer leads laterally protruded from a resin encapsulate in the case of conventional semiconductor devices.

Although the preferred embodiments of the invention have been disclosed for illustrative purposes, those skilled in the art will appreciate that various 10 modifications, additions and substitutions are possible, without departing from the scope and spirit of the invention as disclosed in the accompanying claims.

[EFFECTS OF THE INVENTION]

15 Effects obtained by a representative one of the inventions disclosed in this application will now be described in brief.

20 For a semiconductor device in which a semiconductor chip and inner leads electrically connected to the semiconductor chip are encapsulated by resin, the present invention can improve the mounting efficiency of the semiconductor device on a circuit board by protruding a portion of each inner lead from the lower or upper surface of the resin encapsulate in such a fashion that the outer 25 leads of the semiconductor device are received in an area occupied by the resin encapsulate, thereby reducing the mounting area of the outer leads by the area of outer leads laterally protruded from a resin encapsulate in the case of conventional semiconductor devices.